

**Japanese Unexamined Utility Model**  
**No. 59978/1993 (*Jitsukaihei* 5-59978)**

A. Relevance of the Above-identified Document

The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

B. Translation of the Relevant Passages of the Document

(57) [ABSTRACT]

[OBJECT] To provide a delta sigma A/D conversion circuit which is capable of converting a DC signal into a digital signal.

[CONFIGURATION] A delta sigma A/D conversion circuit outputs a pulse signal obtained by: (I) performing subtraction involving (a) a signal which is delayed by one clock in relation to an output signal and (b) an input signal; (II) integrating the subtraction results; and (III) quantizing the integration result. In such a data sigma A/D conversion circuit, an integrating circuit is provided on an input end of a subtracter, for the purpose of (i) varying a DC voltage by the integrating circuit, and (ii) subjecting an amount of the variation to A/D conversion.

(19)日本国特許庁 (J P)

(12) 公開実用新案公報 (U)

(11)実用新案出願公開番号

実開平5-59978

(43)公開日 平成5年(1993)8月6日

(51)Int.Cl.<sup>5</sup>

H 0 3 M 3/02

識別記号

庁内整理番号

8836-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数 1 (全 3 頁)

(21)出願番号 実願平4-5409

(22)出願日 平成4年(1992)1月17日

(71)出願人 000191238

新日本無線株式会社

東京都目黒区下目黒1丁目8番1号

(72)考案者 秋田 晋一

東京都豊島区西池袋1丁目17番10号 株式会社エヌ・ジェイ・アールセミコンダクタ内

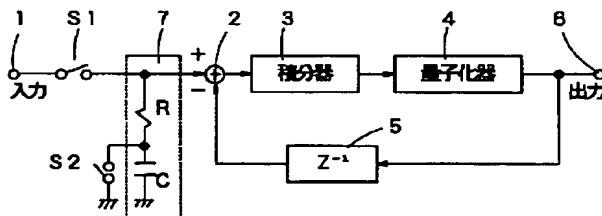
(74)代理人 弁理士 長尾 常明

(54)【考案の名称】 デルタシグマA/D変換回路

(57)【要約】

【目的】 直流信号がデジタル信号に変換できるようにしたデルタシグマA/D変換回路を提供すること。

【構成】 出力信号を1クロックだけ遅延した信号と入力信号とを引算して、その引算結果を積分し、その積分結果を量子化してパルス信号を出力するデルタシグマA/D変換回路において、引算器の入力側に入力信号を積分する積分回路を設けて、該積分回路で直流電圧を変化させ、その変化分をA/D変換するようにした。



1

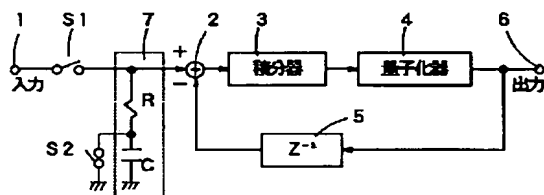
## 【実用新案登録請求の範囲】

【請求項1】 引算器、該引算器の出力を積分する積分器、該積分器の出力を量子化して粗密のパルス信号を出力する量子化器、及び該量子化器の出力を1クロック分遅延して上記引算器に引算信号として入力させる帰還回路を具備し、上記引算器の加算入力としてアナログ入力信号を印加し、上記量子化器から出力を取り出すデルタシグマA/D変換回路において、

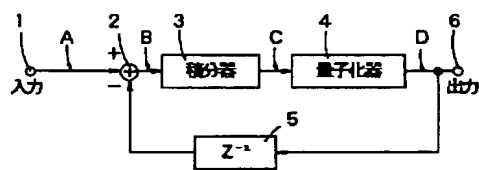
上記引算器の入力側に、積分回路と、該積分回路の時定数より長い周期でオンして入力電圧を該積分回路に印加させその後オフしてこれを繰り返す第1スイッチと、上記第1スイッチがオフしている間に上記積分回路をリセットする第2スイッチとを設けたことを特徴とするデルタシグマA/D変換回路。

【図面の簡単な説明】

【図1】



【図3】



2

\*【図1】 本考案の一実施例のデルタシグマA/D変換回路の回路図である。

【図2】 同A/D変換回路の動作のタイミングチャートである。

【図3】 従来のデルタシグマA/D変換回路の回路図である。

【図4】 同A/D変換回路の引算器の出力信号波形図である。

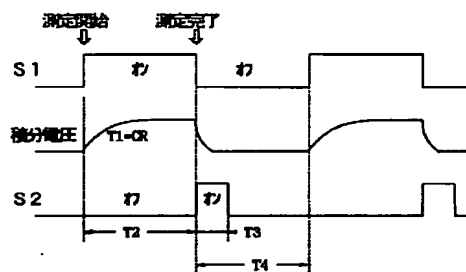
【図5】 同A/D変換回路の積分器の出力信号波形図である。

【図6】 同A/D変換回路の量子化器の出力信号波形図である。

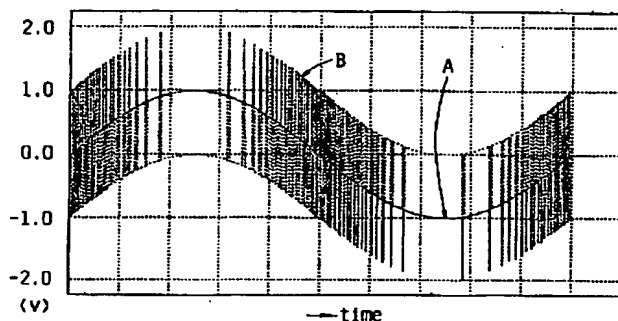
【符号の説明】

1：入力端子、2：引算器、3：積分器、4：量子化器、5：帰還回路、6：出力端子、7：積分回路。

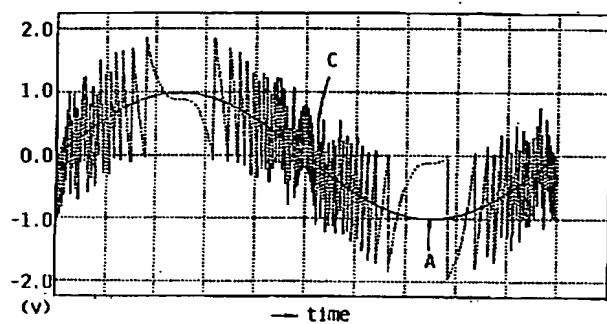
【図2】



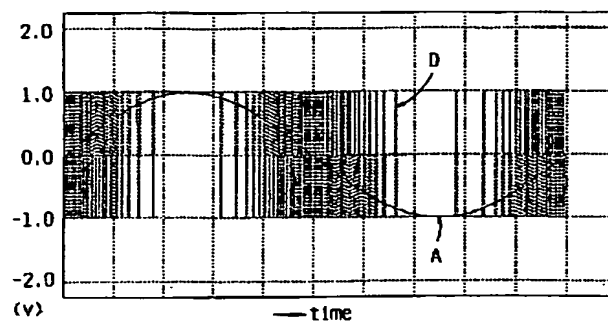
【図4】



【図5】



【図6】



**【考案の詳細な説明】****【0001】****【産業上の利用分野】**

本考案は、アナログ入力を粗密のパルス信号に変換して出力するデルタシグマA/D変換回路に関するものである。

**【0002】****【従来の技術】**

図3に従来のデルタシグマA/D変換回路のブロック図を示す。1はアナログ信号が印加する入力端子、2は引算器、3は引算器2の出力を積分する積分器、4は積分器3の出力を量子化して時間軸に沿って粗密に変化するパルス信号を出力する量子化器、5は量子化器4の出力を1クロック（量子化器4の動作クロック）分だけ遅延して上記引算器に引算信号として入力させる帰還回路、6はパルス信号出力端子である。

**【0003】**

このA/D変換回路では、例えば入力端子1にサイン波の入力信号Aを印加すると、引算器2の出力側に図4に示す信号が現れる。Bが引算器2の出力信号である。このように、入力信号Aの変化の少ない部分（頂部や谷部）では引算器2の出力信号Bはパルス密度が低く、変化の大きい部分（0付近）ではパルス密度が高くなっている。そして、この信号を積分器3で積分した信号Cは、図5に示すようになり、これを量子化器4で量子化すると、図6に示すように0Vを中心として+1Vと-1Vの間を変化するパルス信号Dとなる。

**【0004】**

このように、元のアナログ入力信号Aが、その頂部や底部のように変化の少ない部分でパルス密度が低く、変化の大きな部分でパルス密度が高くなるようなパルス信号Dに変換される。よって、ある時点を経験点とし、それ以後に出力したパルス信号Dをアップ/ダウンカウントすることにより、当該カウント時点での入力電圧値を知ることができる。例えば、入力信号Aの0V点をカウント開始点とすれば、入力信号Aの最大値でアップカウント値が最大となり、0Vで0カウントとなり、最小値でダウンカウント値が最小となる。

## 【0005】

## 【考案が解決しようとする課題】

ところが、このA/D変換回路は、上記のように入力電圧の変化をパルス数に変換する方式のものであり、入力信号が変化しない直流信号をデジタル信号に変換することはできなかった。

## 【0006】

本考案の目的は、直流信号がデジタル信号に変換できるようにしたデルタシグマA/D変換回路を提供することである。

## 【0007】

## 【課題を解決するための手段】

このため本考案は、引算器、該引算器の出力を積分する積分器、該積分器の出力を量子化して粗密のパルス信号を出力する量子化器、及び該量子化器の出力を1クロック分遅延して上記引算器に引算信号として入力させる帰還回路を具備し、上記引算器の加算入力としてアナログ入力信号を印加し、上記量子化器から出力を取り出すデルタシグマA/D変換回路において、上記引算器の入力側に、積分回路と、該積分回路の時定数より長い周期でオンして入力電圧を該積分回路に印加させその後オフしてこれを繰り返す第1スイッチと、上記第1スイッチがオフしている間に上記積分回路をリセットする第2スイッチとを設けて構成した。

## 【0008】

## 【実施例】

以下、本考案の実施例について説明する。図1はその一実施例のデルタシグマA/D変換回路のブロック図である。この図1の回路は、前述した図3の回路の入力端子1と引算器2との間にスイッチS1を直列接続し、引算器2の入力側と接地との間に抵抗RとコンデンサCからなる積分回路7を接続し、更にこのコンデンサCに電荷放電用のスイッチS2を接続したものである。他は前述した図3と同じである。

## 【0009】

この回路では、図2に示すように、スイッチS1を、積分回路7の時定数T1

( $=CR$ ) よりも長い時間  $T_2$  だけオンしてコンデンサ  $C$  に電荷を満充電し、そのスイッチ  $S_1$  をオフした後に若干の時間  $T_3$  だけスイッチ  $S_2$  をオンしてコンデンサ  $C$  の電荷を放電させ、スイッチ  $S_1$  のオフの時間  $T_4$  の経過後に同様のことを繰り返す。

【0010】

この結果、引算器 2 には積分回路 7 で徐々に上昇し変化する電圧が入力するので、その積分変化電圧を A/D 変換できる。従って、スイッチ  $S_1$  のオン時点を測定開始点とし時定数  $T_1$  の経過後を測定終了時点とすることにより、その間に量子化器 4 から得られたパルス数のカウンタ値から入力直流電圧を知ることができる。このときの精度や変換速度は時定数  $T_1$ 、スイッチ  $S_1$  のオン継続時間  $T_2$ 、時間  $T_3$  等の選定によって適正值に設定できる。

【0011】

【考案の効果】

以上のように本考案によれば、直流電圧を変換できるデルタシグマ A/D 変換回路を実現できるようになる。